Міністерство освіти і науки України

Національний технічний університет України

«Київський політехнічний інститут»

Факультет інформатики та обчислювальної техніки

Кафедра обчислювальної техніки

**Задачі**

з дисципліни «Архітектура комп’ютерів-3»

Виконав:

студент групи ІО-21

Кузьменко В.З.

Київ 2015

Задача № 12

Структурну схему підключення до МК[Atmega 8515] зовнішньої пам’яті даних об'ємом 2Мб.



ldi r5, $12 ; старший байт адреси в EEPROM

ldi r4, $С0 ; молодший байт адреси в EEPROM

ldi r0, $0

;---------------------------------------------------------------

ldi r26, $A; запис адреси регістру r10 в

; молодший байт регістру X, який ; використ. як адресний при доступі до RAM

ldi r7, $5; лічильник циклу для запису в r10-r15

call RAM\_write;

;---------------------------------------------------------------

; 4 байти, що залишились, записуємо в RAM

; починаючи з адреси 66h

ldi r26, $48 ; запис адреси в молодший байт регістру X, який

; використ. як адресний при доступі до внутр. пам.

ldi r7, $3 ; лічильник циклу

call RAM\_write;

jmp endprg; завершення роботи програми

;---------------------------------------------------------------

; процедура передачі байтів з EEPROM пам’яті в RAM

RAM\_write:

call EEPROM\_read; зчитати байт з зовн. пам.

st X+, r6 ; зберегти байт у внутрішній пам. по адресі,

; вказаній у X (при цьому X постінкрементується)

clc; очистити ознаку переносу

inc r4; інремент адреси зовн. пам.

adc r5, r0 ; r5+=(0+C)

dec r7 ; декремент лічильника

BRSH RAM\_write ; перехід, поки r7 >= 0

ret

;---------------------------------------------------------------

; процедура зчитування байту з зовнішньої пам'яті EEPROM

EEPROM\_read:

; треба чекати завершення попередньої операції

sbic EECR,EEWE ; ця команда змушує програму пропустити

; наступну команду, якщо біт EEWE(сигнал запису)

; у регістрі управління EECR рівний нулю

rjmp EEPROM\_read ; стрибок на початок процедури

; Встановити адресу (r5:r4) в регестрі адреси EEAR

out EEARH, r5

out EEARL, r4

; починаємо зчитування з EEPROM встановивши біт EERE, що

; вмикає стробування сигналу зчитування

sbi EECR,EERE

; зчитуємо дані з регістру даних

in r6,EEDR

ret

;---------------------------------------------------------------

endprg:

end.

Задача №96

 

Число X у прямому коді в заданій розрядній сітці (6 розрядів на порядок, 8 розрядів на мантису) виглядає так:

X = 0,101101 \* 23

Y = 1.111101 \* 24

Виконаємо вирівнювання порядків:

∆ PY - PX = 410 - 310 = 1

Виконаємо зсув мантиси меншого числа на різницю порядків:

=0,0101101 \* 24

Операційна схема ділення другим способом (зі зсувом дільника)

p

SM

2n + 1

2n + 1

2n + 1

n + 2

2n + 1

1

1

1

1

1 + 1

Rx

Rz

Ry

*Операційна схема*

c

*Теоретичне обґрунтування способу*: нехай ділене Х і дільник Y є n-розрядними правильними дробами, поданими в прямому коді. При діленні чисел окремо визначається порядок результату і мантиса. Потрібно враховувати, що мантиса Х повинна бути меншою за мантису Y. Для нормалізації мантису Х зсувають на один розряд праворуч, а порядок збільшують на 1. Знак результату визначається шляхом підсумовування по модулю 2 цифр, записаних в знакових розрядах (операція ).

*Змістовний мікроалгоритм*

так

ні

1

0

Початок

Rz := 0..01М;

Rx := 0.X20..0;

Ry := 0.Y20..0;

Rx[1]

Rx := Rx + Ry;

Rz := l(Rx).p;

Ry := 0.r(Ry);

Rz[1]

Кінець

Rx := Rx + + c;

Таблиця станів регістрів

|  |  |  |
| --- | --- | --- |
| Rz | Rx | Ry |
| 0000001 | 011110100000 | 0001011010000 |
| 0000011 | 011110100000  +  111010011000  =  011000111000 | 0000101101000 |
| 0000111 | 011000111000  +  111101001100  =  010110000100 | 0000010110100 |
| 0001111 | 010110000100  +  111110100110  =  010100101010 | 0000001011010 |
| 0011111 | 010100101010  +  111111010011  =  010011111101 | 0000000101101 |
| 0111111 | 010011111101  +  111111101010  =  010011100111 | 0000000010110 |
| 1111111 | 010011100111  +  111111110101  =  010011011100 | 0000000001011 |

Задача №112

Підключення до МК51 ППА та п’яти сторінок зовнішньої пам’яті даних:



Звернення до зовнішньої пам'яті даних здійснюється тільки з використанням непрямої адресації, із застосуванням регістрів R1, R0 (команди MOVX A,@Rr і MOVX @Rr,A) або регістру-покажчика даних (команди MOVX A,@DPTR і MOVX @DPTR,A).

Непряма регістрова адресація за звернення до двобайтної адреси елементу зовнішньої пам'яті даних. MOVX A,@R0 ;

MOVX A,@DPTR ;

Завантаження в регістр-покажчик DPTR числа 3400h.

MOV DPTR,#3400h ; Завантаження

Привести приклади пересилки даних в банк регістрів (БР0) МК із комірок С0Ah , C0Bh , C0Ch,C0Dh

Mov P1, #2h ;Вибір 2 сторінки ЗПД

Mov R0, #3h

Mov DPTR, #C0Ah ;номер комірки РПД, звідки читаємо

Mov R7, #04h ;лічильник зчитаних значень

Lbl1:Movx A,@DPTR ;зчитуємо значення з ЗПД

Mov @R0, A ;в акумулятор

Inc DPTR ;наступна комірка ЗПД

Inc R0 ;наступна комірка РПД

DJNZ R7, Lbl1 ;Цикл читання-запису